

1. Sistemski takt procesora CCLK je učestanosti 10 MHz (perioda $0,1 \mu\text{s}$). Delitelj za dobijanje takta za periferije (PCLK) je podešen na 1.

Tajmer0 je inicijalizovan tako što su u sledeće registre redom upisane naznačene vrednosti:

`T0TCR ← 0x02 (0000 0010 binarno)`

`T0PR ← 4`

`T0EMR ← 0x00C0 (0000 0000 1100 0000 binarno)`

`T0MR1 ← 200`

`T0MCR ← 0x0010 (0000 0000 0001 0000 binarno)`

`PINSEL0 ← 0x0800 (odabran Match0.1 izlaz tajmera0)`

Ostali registri nisu inicijalizovani (nalaze se u stanju posle reseta). Šta će se dešavati u procesoru (da li će biti zahteva za prekid, ako da, koji i kada, da li će se promeniti stanje nekog od izlaznih pinova i ako hoće, kako...) posle upisa vrednosti **0x01** u registar **T0TCR**? (10)

Ako se kasnije u T0MR1 upiše 400 šta će se desiti na izlazu?..... (3)

Šta treba promeniti da bi, pored generisanja signala, periferija postavljala zahtev za u trenucima svake ivice izlaznog signala? (4)

Opisati kako radi i čemu služi predeliteљ u tajmer-periferiji LPC2138 (3)

2. Na ulaz AD0.0 se dovodi sporopromenljiv signal amplitude koja je manja od 3,3 V. GPIO pin vezan za P0.0 je na nivou logičke nule. Od trenutka kada ovaj GPIO (P0.0) postane 1, svake milisekunde zapamtitи 100 uzastopnih vrednosti signala na AD0.0. Vrednosti treba da budu zapamćene kao 16-bitni neoznačeni celi vrojevi koji predstavljaju napon u milivoltima. Periferni takt PCLK je podešen kao u zadatku 1.

Referentni napon iznosi $V_{REF} = 3,3V$ Pretpostaviti da funkcija koja pravi pauzu od 1ms, već postoji:

`void pauza_1ms (void)`. Zanemariti vreme izvršavanja ostalih instrukcija. (10)

Opisati kako radi automatska promena kanala (*burst mode*) AD konvertora. (2)
Da li je moguće pokrenuti *burst mode* na oba AD konvertora i ako jeste, kako? (4)

3. Koje sve registre treba inicijalizovati, i na koje vrednosti, da bi se ostvarila šema prekida u kojoj tajmer 0 koristi brzi prekid (FIQ), a izvori MR0 i MR1 periferije PWM takođe koriste mehanizam vektorizovanog prekida. (6)

Simboličke početne adrese programa za opsluživanje prekida odgovarajućih periferija su **irq_TIMER0**, i **irq_PWM**, a početne adrese programa za opsluživanje zahteva od periferije poklapanja **pwm_MR0** i **pwm_MR1**. Skicirati deo C-kôda kojim počinje funkcija za opsluživanje prekida sa simboličkom početnom adresom **irq_PWM**. (4)

Ako bi mehanizam prekida bio isključen, skicirati deo C-programa koji bi trebalo proveri da li je tajmer 0 postavio zahtev za prekid i ako jeste, da se odgrana na funkciju za opsluživanje ovog zahteva za prekid? ..(4)