

ANALOGNO-DIGITALNI KONVERTOR (ADC)

1. OPIS

Takt potreban AD konvertorima dovodi se sa PCLK (takt sa periferije). Maksimalni takt potreban za AD konvertor je 4,5 MHz. Taj takt se dovodi sa programabilnog delitelja prisutnog u svakom konvertoru.

2. OPIS PINOVA

Pin	Tip	Opis
AD0.7:0 i AD1.7:0	Ulaz	Analogni ulazi. Analogni konvertor može da meri napon na bilo kojem od ovih ulaza. Analogni ulazi su uvek povezani na svoje pinove sa kojih se u bilo kom trenutku može očitati analogna vrednost, bez obzira na njihovu funkciju Dodatak: Ukoliko se koristi AD konvertor, nivoi naponskih signala, na pinovima sa analognim ulazom, ne smeju imati vrednost veću od 3,3 V. U suprotnom očitavanja neće biti tačna. Ukoliko se ne koristi AD konvertor, pinovi koji na sebi imaju analogni ulaz mogu da tolerišu napon do 5V.
V _{ref}	Referenca	Referentni napon. Ovaj pin sadrži referentni napon za A/D konvertor.
V _{DDA} , V _{SSA}	Napajanje	Analogni napon napajanja masa. Trebalo bi da imaju iste nominalne vrednosti kao V _{DD} i V _{SS} , ali bi trebalo da budu izolovani da bi se smanjile smetnje i greške.

tabela 2.1

3. OPIS REGISTRA

Generalno ime	Opis	Pristup ^[1]	Vrednos posle reseta	AD0 ime	AD1 ime
ADCR	A/D Control Register. A/D Kontrolni registar. Pre početka A/D konverzije mora se izabrati mod upisivanjem u ovaj registar.	R/W	0x0000 0001	AD0CR	AD0CR
ADDR	A/D Data Register. A/D Registar podataka. Ovaj registar sadrži vrednost DONE bita i (kada je DONE bit 1) 10-obitnu vrednost rezultata konverzije.	R/W	nedefinisana	AD0DR	AD1DR
ADGSR	A/D Global Start Register. A/D Registar globalnog starta. Upisivanjem u ovaj registar može se istovremeno pokrenuti konverzija na oba A/D konvertora.	WO	0x0000 0000	ADGSR	

tabela 3.1

^[1] RO – Samo čitaj; WO – Samo piši; R/W – Čitaj i piši

3.1 A/D KONTROLNI REGISTRI (AD0CR, AD1CR)

Bit	Simbol	Vrednost	Opis	Vrednos posle reseta
7:0	SEL		Selektuje koji od AD0.7:0 / AD1.7:0 pinova će se odabirati i konvertovati. U slučaju AD0, bit 0 selektuje AD0.0, a bit 7 AD0.7. Ukoliko se softverski upravlja, trebalo bi da samo jedan bit ima vrednost 1. U slučaju hardverskog upravljanja može biti postavljeno od 1 do 8 kanala. Ako su sve nule (0), stanje je ekvivalentno 0x01	0x01
15:8	CLKDIV		PCLK takt se deli (sa ovom vrednošću uvećana za 1) da bi se dobio odgovarajući takt za A/D konvertor. Takt mora biti manji ili jednak 4.5MHz. Uglavnom, softver bi trebao da upiše vrednost koja daje takt od 4.5MHz ili malo ispod, ali za neka merenja (analogni ulazi visoke impedanse) poželjno je imati manji takt.	0
16	BURST	1	A/D konverzija se obavlja na svim aktivnim pinovima naizmeničnom brzinom koja je definisana u CLKS. Ukoliko želimo da prekinemo naizmeničnu konverziju moramo upisati 0 u ovaj bit, s tim što će se konverzija koja je u toku završiti. Napomena: START bit mora da ima vrednost 000 kada BURST dobije vrednost 1, inače konverzija neće da krene.	
		0	Konverzija se softverski kontroliše i potrebno je 11 takta.	
19:17	CLKS		U ovom polju se definiše koliko će se taktova koristiti u BURST modu i broj bita (koji određuju tačnost) za smeštanje rezultata. Može se koristiti od 11 taktova (10 bita) do 4 takta (3 bita).	000
		000	11 taktova / 10 bita	
		001	10 taktova / 9 bita	
		010	9 taktova / 8 bita	
		011	8 taktova / 7 bita	
		100	7 taktova / 6 bita	
		101	6 taktova / 5 bita	
		110	5 taktova / 4 bita	
		111	4 takta / 3 bita	
20	---		Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano
21	PDN	1	A/D konvertor je upotrebljiv	0
		0	A/D konvertor je bez napajanja	
23:22	---		Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano
26:24	START		Ovi biti određuju da li će i kada A/D konverzija da krene, kada je BURST bit 0.	0
		000	Bez starta (ova vrednost se treba koristiti kada se PDN postavlja na 0)	
		001	Pokreni konverziju odmah.	
		010	Pokreni konverziju kada se na P0.16/EINT0/MAT0.2/CAP0.2 pinu desi ivica određena bitom 27.	
		011	Pokreni konverziju kada se na P0.22/TD3/MAT0.0/CAP0.0 pinu desi ivica određena bitom 27.	
		100	Pokreni konverziju kada se na MAT0.1 desi ivica određena bitom 27.	
		101	Pokreni konverziju kada se na MAT0.3 desi ivica određena bitom 27.	
		110	Pokreni konverziju kada se na MAT1.0 desi ivica određena bitom 27.	
		111	Pokreni konverziju kada se na MAT1.1 desi ivica određena bitom 27.	
27	EDGE		Ovaj bit ima značaja samo ako su u START polju vrednosti 010-111.	0
		1	Pokreni konverziju kada se na CAP/MAT desi opadajuća ivica.	
		0	Pokreni konverziju kada se na CAP/MAT desi rastuća ivica.	
31:28	---		Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano

tabela 3.2

3.2 A/D REGISTRI PODATAKA (AD0DR, AD1DR)

Bit	Simbol	Opis	Vrednos posle reseta
5:0	---	Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano
15:6	V/V_{ref}	Kada je DONE bit 1, ovo polje sadrži binarnu vrednost ulazne merene vrednosti sa pina (odeđenog u SEL polju) podeljene sa vrednošću na V_{DDA} pinu. Ako je nula u ovom polju znači da je napon na ulaznom pinu nula volti, dok vrednost 3FF znači da je mereni napon jednak ili veći od vrednosti V_{ref} .	nedefinisano
23:16	---	Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano
26:24	CHN	Ovi biti sadrže redni broj kanala (od 0 do 7) koji je konvertovan (na primer 000 određuje kanal 0, 001 kanal 1,...).	nedefinisano
29:27	---	Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano
30	OVERUN	Ovaj bit ima vrednos 1 u BURST modu ako je jedan ili više rezultata izgubljeno i prepisano pre konverzije koja čiji je rezultat bitima 6-15. U ne-FIFO načinu rada, ovaj bit se briše očitavanjem ovog registra.	0
31	DONE	Ovaj bit ima vrednost 1 kada se završi konverzija, a dobija vrednost 0 kada se pročitava vrednost iz ovog registra i kada se upiše u ADCR registar. Ako se u ADCR registru upiše vrednost dok je konverzija u toku, ovaj bit dobija vrednost 1 i započinje se nova konverzija.	0

tabela 3.3

3.3 A/D REGISTAR GLOBALNOG STARTA (ADGSR)

Upisivanjem u ovaj registar mogu se simultano pokrenuti konverzije na oba A/D kontrolera. Ovaj registar postoji jedino na LPC2134/6/8.

Bit	Simbol	Vrednost	Opis	Vrednos posle reseta
15:0	---		Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano
16	BURST	1	A/D konverzija se obavlja na svim aktivnim pinovima naimenično brzinom koja je definisana u CLKS. Ukoliko želimo da prekinemo naimeničnu konverziju moramo upisati 0 u ovaj bit, s tim što će se konverzija koja je u toku završiti. Napomena: START bit mora da ima vrednost 000 kada BURST dobije vrednost 1, inače konverzija neće krenuti.	
		0	Konverzija se softverski kontroliše i potrebno je 11 taktova.	
23:17	---		Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano
26:24	START		Ovi biti određuju da li će i kada A/D konverzija da krene, kada je BURST bit 0.	0
		000	Bez starta (ova vrednost se treba koristiti kada se PDN postavlja na 0)	
		001	Pokreni konverziju odmah.	
		010	Pokreni konverziju kada se na P0.16/EINT0/MAT0.2/CAP0.2 pinu desi ivica određena bitom 27.	
		011	Pokreni konverziju kada se na P0.22/TD3/MAT0.0/CAP0.0 pinu desi ivica određena bitom 27.	
		100	Pokreni konverziju kada se na MAT0.1 desi ivica određena bitom 27.	
		101	Pokreni konverziju kada se na MAT0.3 desi ivica određena bitom 27.	
		110	Pokreni konverziju kada se na MAT1.0 desi ivica određena bitom 27.	
		111	Pokreni konverziju kada se na MAT1.1 desi ivica određena bitom 27.	

Bit	Simbol	Vrednost	Opis	Vrednos posle reseta
27	EDGE		Ovaj bit ima značaja samo ako su u START polju vrednosti 010-111.	0
		1	Pokreni konverziju kada se na CAP/MAT desi opadajuća ivica.	
		0	Pokreni konverziju kada se na CAP/MAT desi rastuća ivica.	
31:28	---		Rezervisano. Korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisano

tabela 3.4

4. OPERACIJE

4.1 HARDVERSKI POKRENUTA KONVERZIJA

Ako je u ADCR registru BURST bit 0 i u START polju vrednosti od 010 do 111, A/D konvertor će pokrenuti konverziju kada se na izabranom pinu desi ivica određena u kontrolnom registru.

Trenutak konverzija je može da odredi tajmer kada se:

1. Desi određena ivica izabranog MATCH kanala (bilo kog od četiri).
2. Desi određena ivica izabranog CAPTURE/MATCH kanala (bilo kog od dva).

4.2 PREKIDI

Kad je u ADDR registru vrednost DONE bita postavljena na 1, prekid se prosleđuje vektorskom kontroleru prekida (VIC). Kad se očita vrednost ADDR registra, DONE bit se briše.

DIGITALNO-ANALOGNA KONVERZIJA (DAC)

1. OPIS PINOVA

Pin	Tip	Opis
A _{OUT}	Izlaz	Analogni izlaz. Nakon odabranog vremena smirenja po upisu nove vrednosti (VALUE) u DACR vrednos na ovom pinu je $VALUE/1024 * V_{ref}$.
V _{ref}	Referenca	Referentni napon. Ovaj pin sadrži referentni napon za D/A konvertor.
V _{DDA} , V _{SSA}	Napajanje	Analogni napon i masa. Trebalo bi da imaju iste nominalne vrednosti kao V ₃ i V _{SSD} , ali je neophodno da budu izolovani ili bar dodatno filtrirani da bi se smanjile smetnje i greške.

tabela 1.1

2. DAC REGISTAR (DACR)

Ovaj registar služi i za čitanje i za pisanje. U njemu se nalazi digitalna vrednost koju treba konvertovati u analognu i bit kojim se određuje maksimalna brzina i maksimalna struja potrošnje pri konverziji (ovim se trguje između brzine konverzije i potrošnje). Bitovi 5:0 su rezervisani za D/A konvertore visoke rezolucije, koji će se koristiti u budućnosti .

Bit	Simbol	Vrednost	Opis	Vrednos posle reseta
5:0	---		Rezervisano, korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisana
15:6	VALUE		Nakon odabranog vremena smirivanja pri upisu nove vrednosti u ovo polje, napon na A _{OUT} pinu je $(VALUE/1024) * V_{ref}$.	0
16	BIAS	0	Vreme smirivanja je maksimalno 1μs, a maksimalna struja potrošnje 700μA.	0
		1	Vreme smirivanja je maksimalno 2.5μs, a maksimalna struja potrošnje 350μA.	
31:17	---		Rezervisano, korisnik ne bi smeo da upisuje 1 na mestu ovih bita. Vrednost koja se čita nije definisana.	nedefinisana

tabela 2.1

3. OPERACIJA

Bitovi 19:18 PINSEL1 registra kontrolišu da li je DAC aktivan i kontrolišu stanje pina P0.25/AD0.4/AOUT. Kada su ovi bitovi 10, DAC je uključen i aktivan.