

VIŠENAMENSKI ULAZ-IZLAZ (GPIO)

1. OPIS

LPC2138 ima maksimalno 46 pinova koji se mogu definisati kao GPIO, podeljena u dva porta – PORT0 i PORT1. Svaki od pinova povezan je sa jednim bitom porta0 ili porta1, i svaki može biti definisan kao ulaz ili kao izlaz.

Ako je pin definisan kao ulaz, nizak logički nivo na pinu (napon na pinu manji od granice, koja je oko 1,65V) čini da bit za koji je taj pin povezan bude 0. Visok logički nivo na pinu (napon veći od graničnog) čini da bit za koji je taj pin povezan bude 1.

Ako je pin definisan kao izlaz, upis jedinica u neki bit porta0 ili porta1 proizvodi logičku jedinicu (napon oko 3,3V) na pinu koji je povezan za taj bit. Upisivanjem nule u neki bit porta0 ili porta1 proizvodi logičku nulu (napon oko 0V) na pinu koji je povezan za taj bit.

Pin	Tip	Opis
P0.0-P0.31 P1.16-P1.31	Ulaz/ Izlaz	General purpose input/output. Višenamenski ulaz-izlaz. Broj GPIO pinova zavisi od broja alternativnih funkcija koje se koriste, pošto jedan pin može da ima još funkcija osim GPIO. Funkcija pina se može odabrati upisivanjem u odgovarajućem registru.

tabela 1.1

2. OPIS REGISTRA

LPC2138 ima dva 32-bitna višenamenska ulazno-izlazna porta – PORT0 i PORT1 (u daljem tekstu GPIO). Na portu 0 moguće je koristiti 30 ulazno-izlazna pina i jedan isključivo ulazni. Na portu jedan moguće je koristiti najviše 16 pinova za GPIO funkcije. Ova dva porta se kontrolišu pomoću četiri registra podeljeni u dve grupe, za svaki port po četiri registra, prikazanih u sledećoj tabeli.

Generalno ime	Opis	Pristup ^[1]	Vrednos posle reseta	PORT0 ime	PORT1 ime
IOPIN	GPIO Port Pin value register. GPIO registri vrednosti pinova. Trenutno stanje GPIO konfigurisanih pinova se uvek može pročitati iz ovog registra, bez obzira na smer. Upisivanjem u ovaj registar određuje se stanje svih bita koji su definisani kao izlazni.	R/W	nepoznata	IO0PIN	IO1PIN
IOSET	GPIO Port Output set register. GPIO registri za setovanje izlaza. Ovaj registar, zajedno sa IOCLR registrom, upravlja stanjem izlaznih pinova. Upisivanjem 1 postavlja se visoki logički nivo na određenom pinu. Upisivanje 0 nema efekta.	R/W	0x0000 0000	IO0SET	IO1SET
IOCLR	GPIO Port Output clear register. GPIO registri za brisanje izlaza. Ovaj registar kontroliše stanja izlaznih pinova. Upisivanjem 1 postavlja se nizak logički nivo na određenom pinu i istovremeno briše odgovarajući bit u IOSET registru. Upisivanje 0 nema efekta.	R/W	0x0000 0000	IO0CLR	IO1CLR
IODIR	GPIO Port Direction control register. Ovaj registar služi za kontrolu smera na pinovima ukoliko su konfigurisani kao GPIO.	RO	0x0000 0000	IO0DIR	IO1DIR

tabela 2.1

^[1] RO – Samo čitaj; WO – Samo piši; R/W – Čitaj i piši

2.1 REGISTRI VREDNOSTI PINOVA IOPIN (IO0PIN, IO1PIN) – R/W

Ovi registri sadrže vrednosti GPIO pinova. IOPIN registrom nije moguće pratiti pinove koji nisu konfigurisani kao GPIO, tj kojima je izabrana neka druga funkcija. U jednom trenutku, na jednom pinu može biti aktivna samo jedna od njegovih funkcija.

Jedini izuzetak ovog pravila postoji kod ulaza A/D konvertora. Bez obzira koja je funkcija izabrana na pinu, ukoliko taj pin sadrži i A/D ulaz, moguće je u svakom trenutku pročitati i različite naponske nivoe potrebne za A/D konverziju. Međutim, da bi A/D konverzija bila precizna, neophodno je na pinu izabrati analogni ulaz.

Bit	Simbol	Opis	Vrednos posle reseta
31:0	P0xVAL	GPIO pin value bits. GPIO vrednosti bita na pinovima. Bit 0 u IO0PIN registru odgovara P0.0 ... Bit 31 u IO0PIN registru odgovara P0.31.	nedefinisana
31:0	P1xVAL	GPIO pin value bits. GPIO vrednosti bita na pinovima. Bit 0 u IO1PIN registru odgovara P1.0 ... Bit 31 u IO1PIN registru odgovara P1.31.	nedefinisana

tabela 2.2

2.2 REGISTRI ZA POSTAVLJANJE IZLAZA IOSET (IO0SET, IO1SET) – R/W

Ovim registrom se postavlja visok logički nivo na izlazu pinova, ukoliko su konfigurisani kao izlazni GPIO pinovi. Upisivanjem 1 postavlja se visok logički nivo na određenom pinu. Upisivanje 0 nema efekta. Ako je pin konfigurisan kao ulaz ili izabrana neka druga funkcija upisivanje u IOSET nema efekta.

Iz ovog registra se mogu pročitati prethodno upisane vrednosti u IOSET i IOCLR.

Bit	Simbol	Opis	Vrednos posle reseta
31:0	P0xSET	Output value SET bits. Postavljanje vrednosti izlaza. Bit 0 u IO0SET registru odgovara P0.0 ... Bit 31 u IO0SET registru odgovara P0.31.	0x0000 0000
31:0	P1xSET	Output value SET bits. Postavljanje vrednosti izlaza. Bit 0 u IO1SET registru odgovara P1.0 ... Bit 31 u IO1SET registru odgovara P1.31.	0x0000 0000

tabela 2.3

2.3 REGISTRI ZA BRISANJE IZLAZA IOCLR (IO0CLR, IO1CLR) – R/W

Ovim registrom se postavlja nizak logički nivo na izlazu pinova, ukoliko su konfigurisani kao izlazni GPIO pinovi. Upisivanjem 1 postavlja se nizak logički nivo na određenom pinu. Upisivanje 0 nema efekta. Ako je pin konfigurisan kao ulaz ili izabrana neka druga funkcija upisivanje u IOCLR nema efekta.

Bit	Simbol	Opis	Vrednos posle reseta
31:0	P0xCLR	Output value CLEAR bits. Brisanje vrednosti izlaza. Bit 0 u IO0CLR registru odgovara P0.0 ... Bit 31 u IO0CLR registru odgovara P0.31.	0x0000 0000
31:0	P1xCLR	Output value CLEAR bits. Brisanje vrednosti izlaza. Bit 0 u IO1CLR registru odgovara P1.0 ... Bit 31 u IO1CLR registru odgovara P1.31.	0x0000 0000

tabela 2.4

2.4 REGISTRI SMERA IODIR (IO0DIR, IO1DIR) – RO

Ovaj registar služi za kontrolu smera na pinovima ukoliko su konfigurisani kao GPIO.

Bit	Simbol	Vrednost	Opis	Vrednos posle reseta
31:0	P0xDIR		Direction control bits. Biti kontrole smera. Bit 0 u IO0DIR registru upravlja P0.0 ... Bit 31 u IO0DIR registru upravlja P0.31.	0x0000 0000
		0	Kontrolisani pin je ulaz	
		1	Kontrolisani pin je izlaz	
31:0	P1xDIR		Direction control bits. Biti kontrole smera. Bit 0 u IO1DIR registru upravlja P1.0 ... Bit 31 u IO1DIR registru upravlja P1.31.	0x0000 0000
		0	Kontrolisani pin je ulaz	
		1	Kontrolisani pin je izlaz	

tabela 2.5